

Exercice 1 : (7 pts = 3+2+2)

Soient les variables suivantes condensées en hexadécimal :

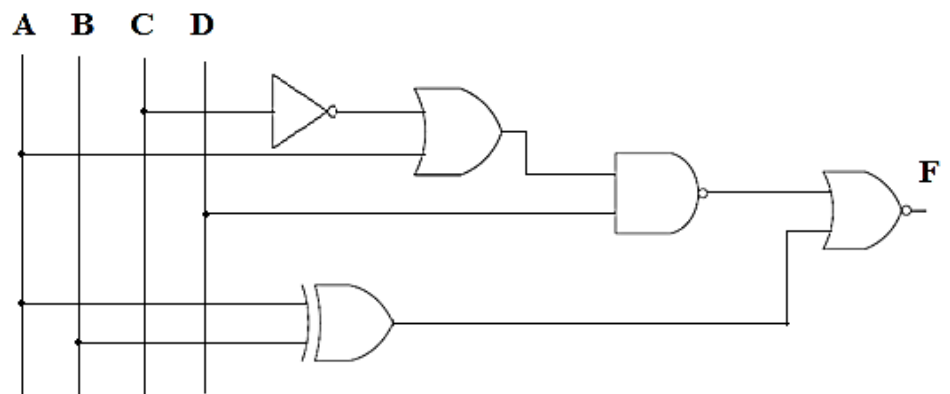
- 1- Sachant que **A** est codée en binaire pure, **B** est codée en Complément à 2 sur 8bits, **C** codée en Gray, **D** codée en SVA, **E** codée en virgule flottante IEEE 754, donner les valeurs de **A, B, C, D** et **E** en décimal.
- 2- Calculer **-B+C** en complément à 2 sur 8 bits. Indiquer la retenue et le dépassement.
- 3- Calculer **E+A** en virgule flottante IEEE754 et représenter le résultat en binaire condensé en base 16.

| Variables | Valeurs (base 16 condensée) |
|-----------|-----------------------------|
| A | 1A |
| B | BC |
| C | 55 |
| D | D9 |
| E | C19A0000 |

Exercice 2 : (6 pts = 1,5+1,5+1+1+1)

A) Soit le circuit suivant :

1. Extraire l'expression de F.
2. Par la méthode algébrique :
Donner la fonction simplifiée de F.
3. Représenter le circuit logique de F à l'aide de portes NAND uniquement.



B)

1. En utilisant exclusivement l'algèbre Booléenne, démontrer la relation suivante:

$$(X\bar{Z} + YZ) \oplus (X\bar{Y} + YZ) = X(Y \oplus Z)$$

2. Simplifier par la méthode de Karnaugh la fonction logique suivante :

$$AB\bar{C}\bar{D} + \bar{A}\bar{B}CD + ABCD + ABC\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}BCD$$

Exercice 3 (7 pts = 1+2+1+1+1+1)

On désire réaliser un multiplieur de deux nombres binaires de deux bits selon les spécifications suivantes :

- Entrées : $X = X_1X_0$ et $Y = Y_1Y_0$
- Sortie Z : $Z = X \times Y$ (\times : multiplication arithmétique) où $Z = Z_3Z_2Z_1Z_0$,

1. Etablir la table de vérité de ce multiplieur.
2. Simplifier les expressions Booléennes de chacune des sorties Z_0, Z_1, Z_2 et Z_3 .
3. Réaliser le logigramme du circuit complet.
4. Réaliser **Z₀** avec le minimum de MUX 4*1.
5. Réaliser **Z₁** avec un DEC 3*8 et d'éventuelles portes logiques
6. Réaliser **Z₂** avec un MUX 8*1 et d'éventuelles portes logiques.

Bonne chance !

Final exam
Duration :1h30mn

Exercise 1: (7pts=3+2+2)

Let the following variables be condensed into hexadecimal:

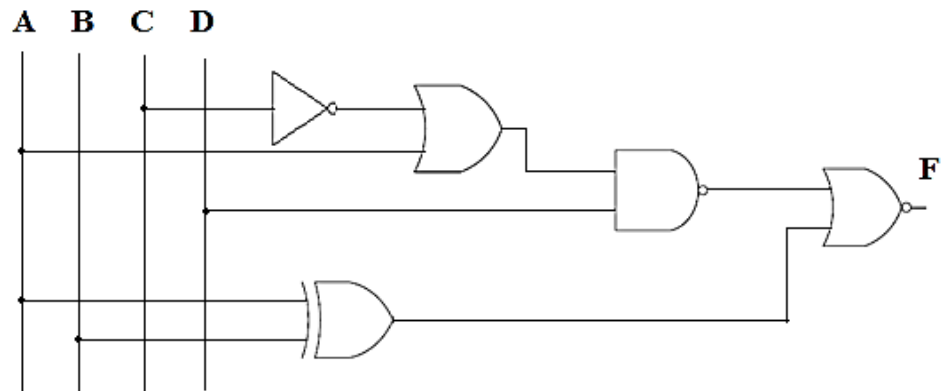
1. Knowing that **A** is coded in pure binary, **B** is coded in 8-bit 2's complement, **C** is coded in Gray, **D** is coded in SVA and **E** is coded in IEEE 754 floating point, give the decimal values of **A**, **B**, **C**, **D** and **E**.
2. Calculate **-B+C** in 2's complement on 8 bits. Indicate the carry and the overflow.
3. Calculate **E+A** on IEEE 754 floating point and represent the result on binary condensed in base 16.

| Variables | Values (base 16 condensed) |
|-----------|----------------------------|
| A | 1A |
| B | BC |
| C | 55 |
| D | D9 |
| E | C19A0000 |

Exercise 2: (6 pts = 1,5 + 1,5 + 1+1+1)

A) Let the following circuit:

1. Extract the expression of F.
2. By **the algebraic method**: Give the simplified function of F.
3. Draw the logic circuit of F using only NAND gates.



B)

1. Using exclusively Boolean algebra, prove the following relationship:

$$(X\bar{Z} + YZ) \oplus (X\bar{Y} + YZ) = X(Y \oplus Z)$$

2. Simplify the following logical function using the Karnaugh method:

$$AB\bar{C}\bar{D} + A\bar{B}CD + ABCD + ABC\bar{D} + \bar{A}B\bar{C}D + \bar{A}BCD$$

Exercise 3: (7pts=1+2+1+1+1+1)

We want to create a multiplier of two two-bit binary numbers according to the following specifications:

- Inputs: $X = X_1X_0$ and $Y = Y_1Y_0$
- Output: $Z = X \times Y$ (\times : arithmetic multiplication) where $Z = Z_3Z_2Z_1Z_0$,

1. Establish the truth table of this multiplier.
2. Simplify the Boolean expressions for each of the outputs Z_0 , Z_1 , Z_2 and Z_3 .
3. Create the diagram of the complete circuit.
4. Create Z_0 with the minimum of MUX 4*1.
5. Create Z_1 with a DEC 3*8 and possible logic gates.
6. Create Z_2 with a MUX 8*1 and possible logic gates.

Good luck!